

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РОССИЙСКОЙ ФЕДЕРАЦИИ

«САНКТ-ПЕТЕРБУРГСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ
АЭРОКОСМИЧЕСКОГО ПРИБОРОСТРОЕНИЯ»

Кафедра №22 Радиотехнических систем

ПРОГРАММИРУЕМЫЕ УСТРОЙСТВА
ЦИФРОВОЙ ОБРАБОТКИ СИГНАЛОВ

Программа
и контрольные задания

Санкт-Петербург

2018

ВВЕДЕНИЕ

Цель дисциплины «Программируемые устройства цифровой обработки сигналов» - формирование у студентов знаний и навыков в области проектирования цифровых устройств на программируемых логических интегральных схемах (ПЛИС) - одной из важных областей современной прикладной радиоэлектроники. В процессе изучения данной дисциплины студенты должны познакомиться с современной методологией разработки цифровых устройств обработки сигналов, с передовой цифровой элементной базой, с компьютерными технологиями автоматизированного проектирования цифровых устройств и приобрести навыки для последующего использования знаний на практике и в учебном процессе.

Программируемые устройства цифровой обработки сигналов являются важными составными частями радиоэлектронных систем различного назначения. Изучение дисциплины базируется на знаниях, полученных ранее в курсах «Цифровые устройства и микропроцессоры» и «Цифровая обработка сигналов», которые, в свою очередь, опираются на целый ряд естественнонаучных, общепрофессиональных и специальных дисциплин.

Курс «Программируемые устройства цифровой обработки сигналов» состоит из двух частей – теоретической и практической. Теоретическая часть содержит сведения об основных типах и архитектурах ПЛИС, выпускаемых с настоящее время, что позволит слушателю грамотно выбирать и эффективно использовать современную элементную базу цифровой схемотехники в своих рабочих проектах. Практическая часть помогает приобрести первичные навыки по работе с САПР для проектирования программируемых устройств цифровой обработки сигналов.

Самостоятельное освоение данной дисциплины студентами заочной формы обучения базируется на самостоятельной работе с литературой, указанной ниже в списке рекомендованной литературы, по каждой теме настоящей программы. Также предусмотрена самостоятельная практическая работа: выполнение контрольной работы и написание реферата.

В период сессии по наиболее трудным для усвоения разделам читаются лекции. Практическое введение в методологию проектирования и реализацию цифровых устройств на ПЛИС происходит также в период сессии при выполнении лабораторных работ. По всем разделам курса студенты получают консультации у преподавателя.

Литература

1. Угрюмов, Е.П. Цифровая схемотехника / Е.П.Угрюмов. СПб: БХВ-Петербург, 2007.
2. Бойко, В.И. Схемотехника электронных схем. Цифровые устройства / В.И.Бойко и др. СПб: БХВ-Петербург, 2004.
3. Максфилд, К. Проектирование на ПЛИС. Архитектура, средства и методы. Курс молодого бойца / К. Максфилд. М.: Изд. дом «Додэка-XXI», 2007.
4. Комолов, Д.А. Системы автоматизированного проектирования фирмы Altera Max+Plus II и Quartus II. Краткое описание и самоучитель / Д.А.Комолов, Р.А.Мяльк, А.А.Зобенко, А.С.Филиппов. М: Радиософт, 2002.
5. Пухальский, Г.И., Новосельцева, Т.Я. Цифровые устройства / Г.И. Пухальский, Т.Я. Новосельцева. СПб: Изд-во Политехника, 1996.
6. Уэйкерли, Дж. Проектирование цифровых устройств. В 2-х т. Т.1 / Дж. Уэйкерли. М.: Постмаркет, 2002.
7. Проектирование цифровых устройств на ПЛИС в САПР Quartus II [Электронный ресурс] : методические указания к выполнению лабораторных работ / Ю. Е. Агафонова [и др.] ; С.-Петерб. гос. ун-т аэрокосм. приборостроения. - Электрон. текстовые дан. - СПб. : Изд-во ГУАП, 2017. - 122 с.

1 ПРОГРАММА ПО РАЗДЕЛАМ ДИСЦИПЛИНЫ

«ПРОГРАММИРУЕМЫЕ УСТРОЙСТВА ЦИФРОВОЙ ОБРАБОТКИ СИГНАЛОВ»

Раздел 1. Общие вопросы. Введение в ПЛИС (9 семестр)

Введение: Понятие о цифровом сигнале (определение, теорема Котельникова, порядок преобразования аналогового сигнала в цифровой, последовательный/параллельный код, спектральное представление, позитивное/негативное кодирование, осциллограммы при позитивном кодировании). Понятие о цифровой обработке сигналов: программная и аппаратная реализация.

ПЛИС: Обоснование востребованности и краткая история появления. Определение, назначение, достоинства, недостатки.

Классификация ПЛИС: по степени сложности (по архитектурным признакам) – 2 структуры – по типу и по поколениям.

Классификация ПЛИС по уровню интеграции.

Классификация ПЛИС по типу памяти (кратности программирования).

Некоторые общие свойства и возможности применения ПЛИС, области применения ПЛИС.

Литература: [1], [2], [3].

Раздел 2. ПЛИС 1-го поколения (9 семестр)

Общие сведения из теории комбинационных устройств: определение комбинационных устройств, описание комбинационных устройств логическими функциями в СДНФ, ДНФ, СКНФ, КНФ; понятие базиса логических функций, виды логических базисов, теорема де Моргана, представление логической функции в разных базисах (на примере представления основных базисных функций в базисе «штрих Шеффера» и «стрелка Пирса»).

ПЛМ (программируемые логические матрицы). Общая структура (входной буферный каскад, выходной буферный каскад - назначение), основные параметры, схемы матриц И и ИЛИ, реализация на вентильном уровне (диодная и транзисторная, программируемые точки связей), пример реализации ДНФ-функции, упрощенное изображение схем, скобочные формы переключательных функций, способы наращивания (расширения) ПЛМ.

ПМЛ (программируемая матричная логика). Структура, сравнение с ПЛМ. Особенности подготовки задач для реализации на ПЛМ и ПМЛ. Обогащение функциональных возможностей ПЛМ и ПМЛ.

БМК (базовые матричные кристаллы): классификация, понятия базовой ячейки и функциональной ячейки (ФЯ), библиотека ФЯ, пример компонентного состава БЯ, архитектура БМК, структуры канальных, бесканальных и блочных БМК, основные параметры БМК.

Литература: [1], [2], [3].

Раздел 3. ПЛИС 2-го поколения (9 семестр)

CPLD (сложные программируемые логические устройства - СПЛУ): общая характеристика и архитектура, пример структурной схемы, состав, глобальные сигналы, понятие функционального блока (ФБ), последовательные и параллельные логические расширители, понятие и структура макроячейки, структура программируемой матрицы соединений, структура блока ввода-вывода.

FPGA (программируемые пользователем вентиляемые матрицы - ППВМ): виды и примеры реализации конфигурируемых логических блоков (КЛБ) (по зернистости и функциональности), блок ввода-вывода, обобщенная структура FPGA, схемы связей.

Литература: [1], [2], [3].

Раздел 4. ПЛИС 3-го поколения (9 семестр)

Интерфейс JTAG и граничное сканирование: назначение, основная концепция, режимы работы, схема ячейки BSC (ячейки граничного сканирования), интерфейс JTAG, транспортный механизм, устройство управления граничным сканированием, механизм граничного сканирования (режимы граничного сканирования), команды граничного сканирования.

Системы-на-кристалле: общая характеристика; hard-ядра, firm-ядра, soft-ядра; однородные и блочные «системы-на-кристалле».

Обзор современных ПЛИС ведущих фирм-производителей.

Литература: [1], [2], [3].

Раздел 5. Введение в САПР Quartus II (9 семестр)

Обобщенный алгоритм проектирования устройств на ПЛИС.

Общая характеристика САПР фирмы Altera Quartus II, этапы создания проекта, структура САПР, средства описания проекта, средства верификации проекта, состав проекта и назначение файлов проекта.

Литература: [3], [4], [6], [7]

Раздел 6. Проектирование в САПР Quartus II (9, 10 семестр)

Средства и правила описания проекта в графическом редакторе. Иерархия проекта (композиция, декомпозиция). Встроенные библиотечные модули. Создание функциональных модулей пользователя. Соединение элементов с помощью контактов, имен и шин.

Этапы компиляции проекта. Логический синтез проекта. Физическое размещение проекта, использование PinPlanner.

Моделирование проекта. Waveform Editor.

Изучение состава отладочной платы. Загрузка проекта на отладочную плату.

Литература: [3], [4], [7].

Раздел 7. Введение в язык описания аппаратуры VHDL (10 семестр)

Общая характеристика языка VHDL. Структура программы на языке VHDL. Синтаксис объявления модуля. Синтаксис объявления архитектуры. Основные структурные компоненты: сигналы и переменные, типы данных и константы, процедуры и функции, параллельные операторы.

Элементы структурного проектирования.

Элементы потокового проектирования.

Элементы поведенческого проектирования.

Литература: [6], [7].

2 ПЕРЕЧЕНЬ ЛАБОРАТОРНЫХ РАБОТ

1. Знакомство с САПР Quartus II. Управление индикаторами на отладочной плате DE-115. (9 семестр)
2. Знакомство с библиотекой примитивов. Исследование последовательностных устройств. Работа с тумблерами на отладочной плате DE-115. (9 семестр)
3. Описание элементов на языке VHDL. (10 семестр)
4. Знакомство с мегафункциями в САПР Quartus II. (10 семестр)
5. Работа с семисегментными индикаторами в САПР Quartus II. (10 семестр)

3 КОНТРОЛЬНЫЕ ЗАДАНИЯ

Контрольная работа выполняется в первом из двух семестров (9 семестр) изучения дисциплины и состоит из двух заданий. Вариант задания выбирается по последней цифре номера зачетной книжки.

Задание №1. Представить заданную логическую функцию в двух базисах - в базисе "2И-НЕ" (штрих Шеффера) и в базисе "2ИЛИ-НЕ" (стрелка Пирса).

Литература: [5].

Номер варианта	Логическая функция
0	$f = a \vee b \wedge c \vee d$
1	$f = (a \vee b) \wedge c \vee d$
2	$f = a \vee b \wedge (c \vee d)$
3	$f = a \vee \bar{b} \wedge c \vee d$
4	$f = (a \vee \bar{b}) \wedge c \vee \bar{d}$
5	$f = (a \vee b) \wedge (c \vee d)$
6	$f = a \vee \bar{b} \wedge \bar{c} \vee d$
7	$f = a \vee b \wedge (\bar{c} \vee \bar{d})$
8	$f = (\bar{a} \vee b) \wedge (\bar{c} \vee d)$
9	$f = \bar{a} \vee \bar{b} \wedge \bar{c} \vee \bar{d}$

Задание №2. Синтезировать комбинационное устройство. Процесс синтеза оформить в виде выполнения следующих шагов: а) определить требуемое количество входов и выходов; б) составить таблицу истинности; в) для каждого выхода записать логическую функцию в форме СДНФ (совершенная дизъюнктивная нормальная форма); г) минимизировать логическую функцию (если требуется); д) по полученному логическому выражению (выражениям) составить схему.

Литература: [2], [5].

Номер варианта	Комбинационное устройство
0	Компаратор двух 2-х-разрядных чисел А и В, проверяющий выполнение условия $A > B$
1	Компаратор двух 2-х-разрядных чисел А и В, проверяющий выполнение условия $A < B$
2	Компаратор двух 2-х-разрядных чисел А и В, проверяющий выполнение условия $A = B$
3	Компаратор двух 2-х-разрядных чисел А и В, проверяющий

	выполнение условия $A \neq B$
4	Компаратор двух 2-х-разрядных чисел А и В, проверяющий выполнение условия $A \geq B$
5	Компаратор двух 2-х-разрядных чисел А и В, проверяющий выполнение условия $A \leq B$
6	Устройство, проверяющее делимость на 2 входного 4-х-разрядного числа
7	Устройство, проверяющее делимость на 3 входного 4-х-разрядного числа
8	Устройство, проверяющее делимость на 4 входного 4-х-разрядного числа
9	Устройство, проверяющее делимость на 5 входного 4-х-разрядного числа

4 ТЕМЫ РЕФЕРАТОВ

Реферат выполняется во втором из двух семестров изучения дисциплины (10 семестр).

Реферат должен содержать общую характеристику семейства микросхем ПЛИС фирмы Altera, к которому относится микросхема, указанная в задании, а также описание заданной микросхемы (архитектура, состав, функциональные возможности, электрические параметры, конструктивное исполнение, предпочтительные сферы применения и т.д.).

Вариант задания для реферата выбирается по последней цифре номера зачетной книжки.

0. СБИС ПЛ серии MAX. Семейство MAX II Z. Микросхема EPM1270/G.
1. СБИС ПЛ серии MAX. Семейство MAX V. Микросхема 5M1270Z.
2. СБИС ПЛ серии Stratix. Семейство Stratix III. Микросхема EP3SE260.
3. СБИС ПЛ серии Stratix. Семейство Stratix IV. Микросхема EP4SE820.
4. СБИС ПЛ серии Stratix. Семейство Stratix V. Микросхема 5SGTC7.
5. СБИС ПЛ серии Arria. Семейство Arria II GZ. Микросхема EP2AGZ350.
6. СБИС ПЛ серии Arria. Семейство Arria V ST. Микросхема 5ASTD5.
7. СБИС ПЛ серии Cyclon. Семейство Cyclon III. Микросхема EP3C120.
8. СБИС ПЛ серии Cyclon. Семейство Cyclon IV GX. Микросхема EP4CGX150.
9. СБИС ПЛ серии Cyclon. Семейство Cyclon V ST. Микросхема 5CSTD6.